



RESEARCH

PRODUCTS

INSIDE DELPHION

[Home](#) | [Search](#) | [Advanced Search](#)
[My Account](#) | [Products](#)

Search: Quick/Number Boolean Advanced Derwent

Help

The Delphion Integrated View

Get Now: PDF | More choices...To Is: Add to Work File: Create new Work File GoView: [Expand Details](#)| [INPADOC](#)| Jump to: [Top](#) Go to: [Derwent](#)[Email this to a friend](#)

>Title: DE10138042A1: Electronic component has at least one semiconducting chip on first side of and electrically connected to wiring plate, conducting track structures and solder connection contacts on other side [German]

Derwent Title: Electronic component has at least one semiconducting chip on first side of and electrically connected to wiring plate, conducting track structures and solder connection contacts on other side [Derwent Record]

Country: DE Germany

Kind: A1 Document Laid open (First Publication) !

Inventor: Hauser, Christian; Regensburg, Germany 93049
Winderl, Johann; Wackersdorf, Germany 92442
Neu, Achim; München, Germany 81827



High Resolution

Assignee: Infineon Technologies AG, München, Germany 81669
[News, Profiles, Stocks and More about this company](#)

Published / Filed: 2002-11-21 / 2001-08-08

Application Number: DE2001010138042

IPC Code: H01L 21/58;

ECLA Code: H01L23/498C4; H05K3/34E;

Priority Number: 2001-08-08 DE2001010138042

Abstract:

Die Erfindung betrifft ein elektronisches Bauteil (2) mit einem Halbleiterchip (4) und einer Umverdrahtungsplatte (6), auf deren einer Seite Leiterbahnstrukturen (12) sowie Anschlusskontakte (18) mit Lotkugeln (32) zur elektrischen Kontaktierung mit einer Leiterplatte (22) vorgesehen sind. Die Umverdrahtungsplatte ist mit einer Lötstoppschicht (24) bedeckt, die jeweils Öffnungen (30) über den Anschlusskontakten aufweist, die eine abgestufte und/oder trichterförmige schräge Innenmantelfläche aufweisen. Die Erfindung betrifft zudem ein Verfahren zur Herstellung des elektronischen Bauteils.

Attorney, Agent or Firm: Schweiger, M., Dipl.-Ing. Univ., Pat.-Anw. ; , München 80803

INPADOC [Show legal status actions](#)

Legal Status:

Family: None

Description: [Expand full description](#)

+

[Bezugszeichenliste](#)

First Claim: [Show all claims](#)

1. Verfahren zur Herstellung eines elektronischen Bauteils (2), das wenigstens einen Halbleiterchip (4) und eine Umverdrahtungsplatte (6) aufweist, auf deren erster Seite (8) der Halbleiterchip (4) montiert ist, wobei auf einer dem Halbleiterchip (4) abgewandten zweiten Seite (10) der Umverdrahtungsplatte (6) Leiterbahnstrukturen (12) sowie Anschlusskontakte (18) zur

elektrischen Kontaktierung des elektronischen Bauteils (2) mit einer Leiterplatte (22) vorgesehen sind und wobei das Verfahren folgende Verfahrensschritte aufweist:

- – Bereitstellen einer Umverdrahtungsplatte (6) mit auf deren zweiter Seite (10) aufgebrachten Leiterbahnen (14) und Anschlusskontakten (18),
- – Montage eines Halbleiterchips (4) auf der ersten Seite (8) der Umverdrahtungsplatte (6) ohne Leiterbahnstrukturen (12) und Herstellen von elektrischen Verbindungen zwischen Kontaktanschlüssen des Halbleiterchips (4) und den Leiterbahnen (14) der Umverdrahtungsplatte (6),
- – Aufbringen einer geschlossenen Lötstoppschicht (24) auf der zweiten Seite (10) der Umverdrahtungsplatte (6),
- – Strukturieren der Lötstoppschicht (24), wobei die Anschlusskontakte (18) zumindest teilweise freigelegt werden und wobei eine nach außen sich schräg und/oder abgestuft erweiternde Innenmantelfläche einer jeden Anschlusskontakt (18) umgebenden Öffnung (30) der Lötstoppschicht (24) gebildet wird,
- – Aufbringen jeweils einer Lotkugel (32) auf jeden freigelegten Anschlusskontakt (18), wobei die Lotkugeln (32) jeweils geringes Spiel zum Rand der Öffnung (30) der Lötstoppschicht (24) aufweisen,
- – Herstellen einer Flipchip-Verbindung zwischen dem elektronischen Bauteil (2) und einer Leiterplatte (22) durch Aufsetzen des elektronischen Bauteils (2) mit seinen Lotkugeln (32) auf Kontaktflächen (34) der Leiterplatte (22) und Aufschmelzen der Lotkugeln (32).

Domestic References:

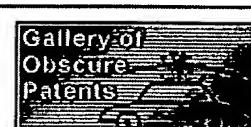
PDF	Patent	Pub.Date	Inventor	Assignee	Title
<input checked="" type="checkbox"/>	DE19944518	2000-12-21	Hauser, Christian	Infineon Technologies AG	<u>Verfahren zum Auflöten eines integrierten Schaltkreises und Folienmaske hierfür</u>
<input checked="" type="checkbox"/>	DE19702014	1998-04-16	Azdasht, Ghassem	Fraunhofer-Gesellschaft zur Foerderung der angewandten Forschung e.V., 80636 Muenchen, DE	<u>Chipmodul sowie Verfahren zur Herstellung eines Chipmoduls</u>
<input checked="" type="checkbox"/>	DE4324479	1995-03-09	Hauschild, Frank-Dieter	Blaupunkt-Werke GmbH, 31139 Hildesheim, DE	<u>Verfahren zur Herstellung von loetaehigen Strukturen zur Kontaktierung von elektrischen Modulen</u>

Foreign References:

None

Other Abstract Info:

None



Nominate this for the Gallery...





(19) BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

(12) **Offenlegungsschrift**
(10) **DE 101 38 042 A 1**

(5) Int. Cl.⁷:
H 01 L 21/58

DE 101 38 042 A 1

(21) Aktenzeichen: 101 38 042.9
(22) Anmeldetag: 8. 8. 2001
(43) Offenlegungstag: 21. 11. 2002

Mit Einverständnis des Anmelders offengelegte Anmeldung gemäß § 31 Abs. 2 Ziffer 1 PatG

(71) Anmelder:

Infineon Technologies AG, 81669 München, DE

(74) Vertreter:

Schweiger, M., Dipl.-Ing. Univ., Pat.-Anw., 80803
München

(72) Erfinder:

Hauser, Christian, 93049 Regensburg, DE; Winderl,
Johann, 92442 Wackersdorf, DE; Neu, Achim, 81827
München, DE

(56) Entgegenhaltungen:

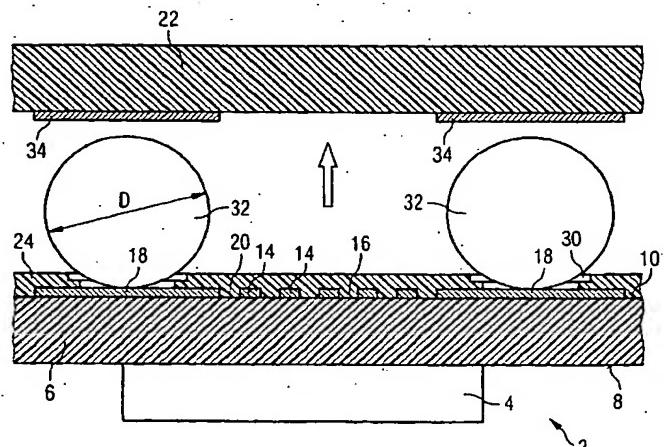
DE	199 44 518 A1
DE	197 02 014 A1
DE	43 24 479 A1
FR	27 28 392 A1
US	61 40 707
EP	09 26 720 A2

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

(54) Elektronisches Bauteil und Verfahren zu seiner Herstellung

(57) Die Erfindung betrifft ein elektronisches Bauteil (2) mit einem Halbleiterchip (4) und einer Umverdrahtungsplatte (6), auf deren einer Seite Leiterbahnstrukturen (12) sowie Anschlusskontakte (18) mit Lotkugeln (32) zur elektronischen Kontaktierung mit einer Leiterplatte (22) vorgesehen sind. Die Umverdrahtungsplatte ist mit einer Löstoppschicht (24) bedeckt, die jeweils Öffnungen (30) über den Anschlusskontakten aufweist, die eine abgestufte und/oder trichterförmige schräge Innenmantelfläche aufweisen. Die Erfindung betrifft zudem ein Verfahren zur Herstellung des elektronischen Bauteils.



DE 101 38 042 A 1

Beschreibung

[0001] Die Erfindung betrifft ein elektronisches Bauteil sowie ein Verfahren zu seiner Herstellung gemäß den unabhängigen Ansprüchen.

[0002] Umverdrahtungen elektronischer Bauteile mit Halbleiterchips umfassen meist ein Trägersubstrat, eine darauf aufgebrachte Kupfer- oder Aluminiumschicht, welche Leiterbahnen beinhaltet und eine die Substratoberfläche bedeckende Lötstoppschicht. Verbindungen zwischen dieser Umverdrahtungsplatte des elektronischen Bauteils und einer Leiterplatte eines sogenannten Packages werden bei sogenannten BGA(Ball Grid Array)-Gehäusen mit Lotkugeln gebildet, die in einem Reflowprozess aufgeschmolzen werden. Eine hohe Bauteilintegration verlangt kleinere Packages mit möglichst kleinen Durchmessern der Lotkugeln. Um das Package elektrisch verdrahten zu können, werden Leiterbahnen zwischen den Lötverbindungen geführt, was sich limitierend auf die Größe der Kontaktflächen der Umverdrahtung sowie auf den Durchmesser der Lotkugeln auswirkt.

[0003] Aufgabe der Erfindung ist es, ein Verfahren zur Herstellung von elektronischen Bauteilen mit Halbleiterchips und Umverdrahtungsplatten zur Verfügung zu stellen, das eine weitgehende Miniaturisierung der elektronischen Bauteile ermöglicht.

[0004] Diese Aufgabe wird mit dem Gegenstand der unabhängigen Ansprüche gelöst. Merkmale vorteilhafter Weiterbildungen der Erfindung ergeben sich aus den Unteransprüchen.

[0005] Erfindungsgemäß weist ein Verfahren zur Herstellung eines elektronischen Bauteils, das wenigstens einen Halbleiterchip und eine Umverdrahtungsplatte aufweist, auf deren erster Seite der Halbleiterchip montiert ist, folgende Verfahrensschritte auf. Es wird zunächst eine Umverdrahtungsplatte bereitgestellt, auf deren zweiter Seite Leiterbahnen und Anschlusskontakte aufgebracht sind. Danach erfolgt die Montage eines Halbleiterchips auf der ersten Seite der Umverdrahtungsplatte ohne Leiterbahnen, wonach elektrische Verbindungen zwischen Kontaktanschlüssen des Halbleiterchips und den Leiterbahnen der Umverdrahtungsplatte hergestellt werden. Anschließend wird eine geschlossene Lötstoppschicht auf die zweite Seite der Umverdrahtungsplatte aufgebracht. Durch ein Strukturieren der Lötstoppschicht werden die Anschlusskontakte zumindest teilweise freigelegt, wobei eine nach außen sich schräg und/oder abgestuft erweiternde Innenmantelfläche einer jeden Anschlusskontakt umgebenden Öffnung der Lötstoppschicht gebildet wird. Auf jedem freigelegten Anschlusskontakt wird jeweils eine Lotkugel aufgebracht, wobei diese jeweils geringes Spiel zum Rand der Öffnung der Lötstoppschicht aufweist. Schließlich kann eine Flipchip-Verbindung zwischen dem elektronischen Bauteil und einer Leiterplatte durch Aufsetzen des elektronischen Bauteils mit seinen Lotkugeln auf Kontaktflächen der Leiterplatte und einem Aufschmelzen der Lotkugeln hergestellt werden.

[0006] Bei diesem erfindungsgemäßen Verfahren werden die Öffnungen in der Lötstoppschicht so bemessen, dass eine Lotkugel mit geringem seitlichen Spiel darin Platz findet. Die Öffnung verjüngt sich in Richtung der Umverdrahtungsplatte, so dass der Anschlusskontakt, auf dem die Lotkugel aufgesetzt ist, kleiner gewählt werden kann, als dies bei einer durchgehenden, d. h. nicht abgestuften Öffnung der Fall wäre. Durch diese kleineren Anschlusskontakte finden zwischen benachbarten Anschlusskontakten mehr Leiterbahnen Platz, was zu kompakteren Bauteilen führt. Mit ansonsten unverändertem Design der Umverdrahtung können mehr Leiterbahnen zwischen den sogenannten Landing

Pads, d. h. den Anschlusskontakten geführt werden.

[0007] Bei einer ersten Ausführungsform des erfindungsgemäßen Verfahrens werden die Anschlusskontakte durch fotolithografische Behandlung der fotoempfindlichen Lötstoppschicht freigelegt. Dieses Verfahren hat den Vorteil einer sehr exakten Reproduzierbarkeit der Öffnungen über den Anschlusskontakten, da eine Maskenbelichtung der fotoempfindlichen Lötstoppschicht zu sehr exakten Ergebnissen führt.

[0008] Eine weitere Ausführungsform des erfindungsgemäßen Verfahrens sieht vor, dass die Lötstoppschicht in wenigstens zwei aufeinanderfolgenden Schritten belichtet und entwickelt wird, was den Vorteil einer leicht herstellbaren abgestuften Öffnung zur Aufnahme der Lotkugeln hat. In einem ersten Belichtungsschritt wird eine Öffnung größeren Durchmessers in die Lötstoppschicht eingebracht, die jedoch nicht bis zum Anschlusskontakt hinunterreicht. In einem zweiten Belichtungs- und Entwicklungsschritt wird eine durchgehende Öffnung kleineren Durchmessers über dem Anschlusskontakt freigelegt, so dass eine abgestufte Öffnung entsteht. Diese ist so bemessen, dass eine darin eingelegte Lotkugel mit geringem Spiel aufgenommen werden kann.

[0009] Eine alternative Ausführungsform des erfindungsgemäßen Verfahrens sieht vor, dass die Anschlusskontakte durch Laserstrukturierung der Lötstoppschicht freigelegt werden, was den Vorteil weitergehender Freiheitsgrade bei der Gestaltung der Öffnungen für die Lotkugel hat. Die Laserstrukturierung ermöglicht die Gestaltung der Öffnungen mit abgestuften und/oder abgeschrägten Rändern, was eine noch exakttere Führung der Lotkugeln bedeutet.

[0010] Gemäß einer Ausführungsform des erfindungsgemäßen Verfahrens weisen die Lotkugeln einen Durchmesser auf, der einem Vielfachen der Dicke der Lötstoppschicht entspricht. Der Durchmesser der Lotkugeln kann beispielsweise dem 5.-bis 25-fachen der Dicke der Lötstoppschicht von ca. 20 bis 40 µm über der Leiterbahnlage können die Lotkugeln bspw. ca. 300 bis 500 µm im Durchmesser betragen.

[0011] Ein erfindungsgemäßes elektronisches Bauteil mit wenigstens einem Halbleiterchip, der auf einer ersten Seite einer Umverdrahtungsplatte montiert und mit dieser elektrisch verbunden ist, sieht vor, dass auf einer dem Halbleiterchip abgewandten zweiten Seite der Umverdrahtungsplatte Leiterbahnstrukturen sowie Anschlusskontakte mit aufgesetzten Lotkugeln zur elektrischen Kontaktierung des elektronischen Bauteils mit einer Leiterplatte vorgesehen sind. Weiterhin ist vorgesehen, dass die zweite Seite der Umverdrahtungsplatte mit einer Lötstoppschicht bedeckt ist, die jeweils Öffnungen über den Anschlusskontakten aufweist, und dass eine abgestufte und/oder trichterförmige schräge Innenmantelfläche der Öffnungen vorgesehen ist.

[0012] Dieses erfindungsgemäß elektronische Bauteil hat insbesondere den Vorteil einer hohen Miniaturisierbarkeit, da zwischen jeweils benachbarten Anschlusskontakten mit relativ kleinem Durchmesser mit darauf aufgesetzten Lotkugeln eine Vielzahl von Leiterbahnen geführt werden können.

[0013] Erfindungswesentlich ist, dass im unteren Bereich der Öffnungen über den Anschlusskontakten der Durchmesser der Lötstoppschicht dem Kugeldurchmesser der Lotkugel angepasst ist. Es entsteht somit ein abgestuftes bzw. abgeschrägtes Profil des Lötstopplacks im Bereich der Öffnungen. Bei gleichbleibender Überdeckung der Lötstoppschicht (sog. solder mask) und den Anschlusskontakten (sog. ball landing pads) ist somit ein relativ kleineres Landing Pad erforderlich. Es verbleibt damit mehr Platz für dazwischenliegende Leiterbahnen. Die abgestufte Lötstoppschicht ent-

steht bei der Herstellung der Umverdrahtungsplatte durch Applikations-, Entwicklungs- und Belichtungsprozesse sowie abschließendem Aushärten der Solder Mask (sog. cu ren). Die Lötstoppschicht kann auf einfache Weise bspw. mittels eines Druckprozesses aufgebracht und mittels Fotolithografie strukturiert werden. Im Falle einer abgestuften Lötstoppschicht wird dieser Prozeß zwei Mal durchlaufen, um eine Stufe auszubilden.

[0014] Alternativ kann diese Stufe auch durch eine Laserstrukturierung hergestellt werden oder durch eine Schräge ersetzt werden. Durch weitere Modifikationen des für die Lötstoppschicht verwendeten Materials im Hinblick auf Laserstrukturierbarkeit werden weitere Vorteile realisiert. Es ist damit einerseits die Verjüngung der Lötstoppschicht zur Umverdrahtung hin und danach die Reduzierung des Mindestdurchmesser des Landing Pads ermöglicht. Zudem wird auch eine wesentlich genauere Platzierung der Öffnung über dem Landing Pad ermöglicht, da eine exakte Überlappung der Lötstoppschicht über den Rand der Landing Pads leichter zu gewährleisten ist. Durch das Anpassen der Öffnung der Solder Mask an die Kontur der Lotkugel können kleinere Landing Pads realisiert werden, wodurch mehr Platz für Leiterbahnen entsteht. Eine Miniaturisierung der Leiterplatte ist somit ohne großen Aufwand möglich.

[0015] Die Erfindung wird nun anhand von Ausführungsformen mit Bezug auf die beiliegenden Figuren näher erläutert.

[0016] Fig. 1 zeigt in einer schematischen Schnittansicht einen ersten Herstellungsschritt eines erfindungsgemäßen elektronischen Bauteils.

[0017] Fig. 2 zeigt in schematischer Schnittansicht einen zweiten Herstellungsschritt des elektronischen Bauteils.

[0018] Fig. 3 zeigt in schematischer Schnittansicht einen weiteren Verfahrensschritt zur Herstellung des elektronischen Bauteils.

[0019] Fig. 4 zeigt in einer vierten Schnittansicht ein elektronisches Bauteil vor dem Zusammenfügen mit einer Leiterplatte.

[0020] Fig. 5 zeigt in einem Detailschnitt eine Lötverbindung zwischen Umverdrahtungs- und Leiterplatte des elektronischen Bauteils.

[0021] Fig. 6 zeigt in einem weiteren Detailschnitt eine Variante der in den Fig. 3 bis 5 gezeigten Ausführungsform des elektronischen Bauteils.

[0022] Das erfindungsgemäße Verfahren zur Herstellung des elektronischen Bauteils sowie dieses elektronische Bau teil wird im folgenden anhand der Fig. 1 bis 6 näher erläutert. Dabei sind gleiche Teile grundsätzlich mit gleichen Be zugszeichen versehen und sind daher teilweise nicht mehrfach erläutert.

[0023] Fig. 1 zeigt einen ersten Fertigungsschritt des erfindungsgemäßen Verfahrens zur Herstellung eines elektronischen Bauteils 2, bestehend aus einer flachen Umverdrahtungsplatte 6 und einem auf einer ersten Seite 8 der Umverdrahtungsplatte 6 aufgebrachten Halbleiterchip 4. Die Umverdrahtungsplatte 6 ist auf einer dem Halbleiterchip 4 gegenüberliegenden zweiten Seite 10 mit Leiterbahnstrukturen 12 versehen. Die Leiterbahnstrukturen 12 umfassen Leiterbahnen 14 und Anschlusskontakte 18, die später zu sogenannten Flipchip-Kontakten weitergebildet werden. Zwischen zwei benachbarten Anschlusskontakten 18 befinden sich eine Mehrzahl von Leiterbahnen 14, die jeweils durch einen Zwischenraum 16 voneinander getrennt sind. Zwischen einem Anschlusskontakt 18 und einer benachbarten Leiterbahn 14 ist ein Mindestabstand 20 vorgesehen.

[0024] Fig. 2 zeigt einen weiteren Fertigungsschritt des Verfahrens, bei dem auf die gesamte zweite Seite 10 der Umverdrahtungsplatte sowie deren Leiterbahnstrukturen 12

eine Lötstoppschicht 24 aufgebracht ist.

[0025] Fig. 3 zeigt einen nachfolgenden Verarbeitungsschritt, bei dem die Lötstoppschicht 24 über den Anschluss kontakten 18 teilweise geöffnet ist. Um auf die Anschluss kontakte 18 jeweils eine Lotkugel 32 aufsetzen zu können (vgl. Fig. 4), ist die Lötstoppschicht 24 jeweils über jedem Anschlusskontakt 18 mit einer Öffnung 30 versehen. Wie in Fig. 3 erkennbar, ist jede Öffnung 30 mehrstufig ausgeführt, im dargestellten Ausführungsbeispiel als zweistufige Öffnung 30. Dabei ist die Öffnung 30 in Richtung zum An schlusskontakt 18 hin verjüngt, so dass die Öffnung 30 der Kontur einer Lotkugel angepaßt ist. Eine typische Höhe h der Lotstoppschicht kann beispielsweise zwischen 20 µm und 40 µm betragen. Bei einem typischen Durchmesser einer Lotkugel d von ca. 350 µm beträgt der äußere Durchmesser d2 einer Öffnung 30 ca. 300 µm. Der innere Durchmesser d1 ist entsprechend kleiner, so dass die Lotkugel 32 mit minimalem seitlichen Spiel in der Öffnung 30 zur Auflage kommt.

[0026] Fig. 4 verdeutlicht einen nachfolgenden Verarbeitungsschritt, bei dem Lotkugeln 32 in die Öffnungen 30 auf die Anschlusskontakte 18 gesetzt sind. Es ist weiterhin eine Leiterplatte 22 angedeutet, die mit Kontaktflächen 34 versehen ist. Auf diese Kontaktflächen 34 werden die Lotkugeln 32 aufgesetzt, wonach in einem Reflow-Prozeß ein Aufschmelzen der Lotkugeln 32 erfolgt und eine mechanische und elektrische Verbindung zwischen den Anschlusskontakten 18 und den Kontaktflächen 34 hergestellt wird.

[0027] Dieser Zustand wird anhand des Detailausschnitts 30 der Fig. 5 verdeutlicht. Dabei ist eine Lotkugel 32 aufgeschmolzen und stellt eine Lötverbindung 36 zwischen einer Kontaktfläche 34 der Leiterplatte 22 und einem Anschluss kontakt 18 der Umverdrahtungsplatte 6 her. Die Lötverbin dung 36 reicht auf dem Anschlusskontakt 18 bis zum Rand der Lötstoppschicht 24, verjüngt sich aufgrund ihrer Oberflächenspannung im flüssigen Zustand und weitet sich in Richtung Leiterplatte 22 wieder auf, so dass die Kontaktfläche 34 völlig bedeckt ist.

[0028] Dabci wird deutlich, dass durch die kleinere Öffnung 30 eine relativ kleinere Fläche des Anschlusskontakte 18 mit der Lötverbindung 36 in Verbindung steht als dies normalerweise vom Durchmesser D der Lotkugel 32 vorgegeben wäre. Aufgrund der kleineren Anschlusskontakte 18 kann auch der Zwischenraum zwischen zwei benachbarten 45 Anschlusskontakten 18 größer ausfallen, wodurch mehr Leiterbahnen 14 dazwischen Platz finden können.

[0029] Fig. 6 zeigt schließlich in einem Detailausschnitt eine alternative Ausgestaltung einer Öffnung 18, die sich trichter- bzw. kegelig nach unten verjüngt. Auch mit dieser 50 Kontur ist eine enge Führung einer darin eingelegten Lotku gel 32 gewährleistet, so dass auch diese Ausführungsform eine kleinere Fläche des Anschlusskontakte 18 ermöglicht. Diese kegelige Kontur der Öffnung 30 kann bspw. mittels Laserstrukturierung erzeugt werden.

[0030] Als Material für die Umverdrahtungs- und Leiterplatten kommt bspw. ein Epoxy- oder Keramiksubstrat zur Anwendung. Die Leiterbahnstrukturen können bspw. Aluminium oder Kupfer umfassen. Ein typischer Durchmesser der Lotkugeln kann zwischen 300 und 500 µm betragen. Die 60 Dicke der Lötstoppschicht kann bspw. zwischen 10 und 60 µm betragen und liegt vorzugsweise zwischen 20 und 40 µm.

[0031] Die Strukturierung der Lötstoppschicht 24 kann auf fotolithografischem Wege erfolgen. Ebenso möglich ist eine Laserstrukturierung bzw. eine Kombination der beiden 65 Verfahren.

Bezugszeichenliste

2 elektronisches Bauteil	
4 Halbleiterchip	
6 Umverdrahtungsplatte	5
8 erste Seite (Umverdrahtungsplatte)	
10 zweite Seite (Umverdrahtungsplatte)	
12 Leiterbahnstruktur	
14 Leiterbahn	
16 Zwischenraum (zw. Leiterbahnen 14)	10
18 Anschlusskontakt	
20 Abstand (zw. Leiterbahn 14 u. Anschlusskontakt 18)	
22 Leiterplatte	
24 Lötstoppschicht	
26 zweite Schicht	15
28 erste Schicht	
30 Öffnung	
32 Lotkugel	
34 Kontaktfläche (Leiterplatte)	
36 Lötverbindung	20
D Kugeldurchmesser (Lotkugel)	
d1 Öffnungsduchmesser d. zweiten Schicht	
d2 Öffnungsduchmesser d. ersten Schicht	
h Höhe der Lötstoppschicht	25

Patentansprüche

1. Verfahren zur Herstellung eines elektronischen Bauteils (2), das wenigstens einen Halbleiterchip (4) und eine Umverdrahtungsplatte (6) aufweist, auf deren erster Seite (8) der Halbleiterchip (4) montiert ist, wobei auf einer dem Halbleiterchip (4) abgewandten zweiten Seite (10) der Umverdrahtungsplatte (6) Leiterbahnstrukturen (12) sowie Anschlusskontakte (18) zur elektrischen Kontaktierung des elektronischen Bauteils (2) mit einer Leiterplatte (22) vorgesehen sind und wobei das Verfahren folgende Verfahrensschritte aufweist:
- Bereitstellen einer Umverdrahtungsplatte (6) mit auf deren zweiter Seite (10) aufgebrachten Leiterbahnen (14) und Anschlusskontakten (18),
 - Montage eines Halbleiterchips (4) auf der ersten Seite (8) der Umverdrahtungsplatte (6) ohne Leiterbahnstrukturen (12) und Herstellen von elektrischen Verbindungen zwischen Kontaktanschlüssen des Halbleiterchips (4) und den Leiterbahnen (14) der Umverdrahtungsplatte (6),
 - Aufbringen einer geschlossenen Lötstoppschicht (24) auf der zweiten Seite (10) der Umverdrahtungsplatte (6),
 - Strukturieren der Lötstoppschicht (24), wobei die Anschlusskontakte (18) zumindest teilweise freigelegt werden und wobei eine nach außen sich schräg und/oder abgestuft erweiternde Innenmantelfläche einer jeden Anschlusskontakt (18) umgebenden Öffnung (30) der Lötstoppschicht (24) gebildet wird,
 - Aufbringen jeweils einer Lotkugel (32) auf jeden freigelegten Anschlusskontakt (18), wobei die Lotkugeln (32) jeweils geringes Spiel zum Rand der Öffnung (30) der Lötstoppschicht (24) aufweisen,
 - Herstellen einer Flipchip-Verbindung zwischen dem elektronischen Bauteil (2) und einer Leiterplatte (22) durch Aufsetzen des elektronischen Bauteils (2) mit seinen Lotkugeln (32) auf Kontaktflächen (34) der Leiterplatte (22) und Aufschmelzen der Lotkugeln (32).

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass die Anschlusskontakte (18) durch fotolithografische Behandlung der fotoempfindlichen Lötstoppschicht (24) freigelegt werden.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Lötstoppschicht (24) in wenigstens zwei aufeinander folgenden Schritten belichtet und entwickelt wird.
4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, dass bei einem ersten Belichtungs- und Entwicklungsschritt der Lötstoppschicht (24) ein größerer Durchmesser über einem Anschlusskontakt (18) freigelegt wird als bei einem zweiten Belichtungs- und Entwicklungsschritt.
5. Verfahren nach Anspruch 3 oder 4, dadurch gekennzeichnet, dass durch die aufeinander folgenden Belichtungs- und Entwicklungsschritte eine abgestufte Öffnung (30) der Lötstoppschicht (24) mit sich nach unten verkleinerndem Durchmesser über einem Anschlusskontakt (18) gebildet wird.
6. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass die Anschlusskontakte (18) durch Laserstrukturierung der Lötstoppschicht (24) freigelegt werden.
7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, dass durch die Laserstrukturierung eine abgestufte Öffnung (30) der Lötstoppschicht (24) mit sich nach unten verkleinerndem Durchmesser über einem Anschlusskontakt (18) gebildet wird.
8. Verfahren nach Anspruch 6, dadurch gekennzeichnet, dass durch die Laserstrukturierung eine trichterförmige Öffnung (30) der Lötstoppschicht (24) mit sich nach unten kontinuierlich verkleinerndem Durchmesser über einem Anschlusskontakt (18) gebildet wird.
9. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Lotkugeln (32) einen Durchmesser (D) aufweisen, der einem Vielfachen der Dicke (h) der Lötstoppschicht (24) entspricht.
10. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die Lotkugeln (32) einen Durchmesser (D) aufweisen, der dem fünf- bis 25-fachen der Dicke (h) der Lötstoppschicht (24) entspricht.
11. Elektronisches Bauteil (2) mit wenigstens einem Halbleiterchip (4), der auf einer ersten Seite (8) einer Umverdrahtungsplatte (6) montiert und mit dieser elektrisch verbunden ist, wobei auf einer dem Halbleiterchip (4) abgewandten zweiten Seite (10) der Umverdrahtungsplatte (6) Leiterbahnstrukturen (12) sowie Anschlusskontakte (18) mit aufgesetzten Lotkugeln (32) zur elektrischen Kontaktierung des elektronischen Bauteils (2) mit einer Leiterplatte (22) vorgesehen sind, und wobei die zweite Seite (10) der Umverdrahtungsplatte (6) mit einer Lötstoppschicht (24) bedeckt ist, die jeweils Öffnungen (30) über den Anschlusskontakten (18) aufweist, die eine abgestufte und/oder trichterförmig schräge Innenmantelfläche aufweisen.
12. Elektronisches Bauteil nach Anspruch 11, dadurch gekennzeichnet, dass jeweils zwischen zwei benachbarten Anschlusskontakten (18) Leiterbahnen (14) verlaufen.
13. Elektronisches Bauteil nach Anspruch 11 oder 12, dadurch gekennzeichnet, dass jeweils zwischen zwei benachbarten Anschlusskontakten (18) eine Vielzahl von Leiterbahnen (14) verlaufen.
14. Elektronisches Bauteil nach einem der Ansprüche 11 bis 13, das hergestellt ist mit einem Verfahren ge-

mäß wenigstens einem der Ansprüche 1 bis 10.

Hierzu 3 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

FIG 1

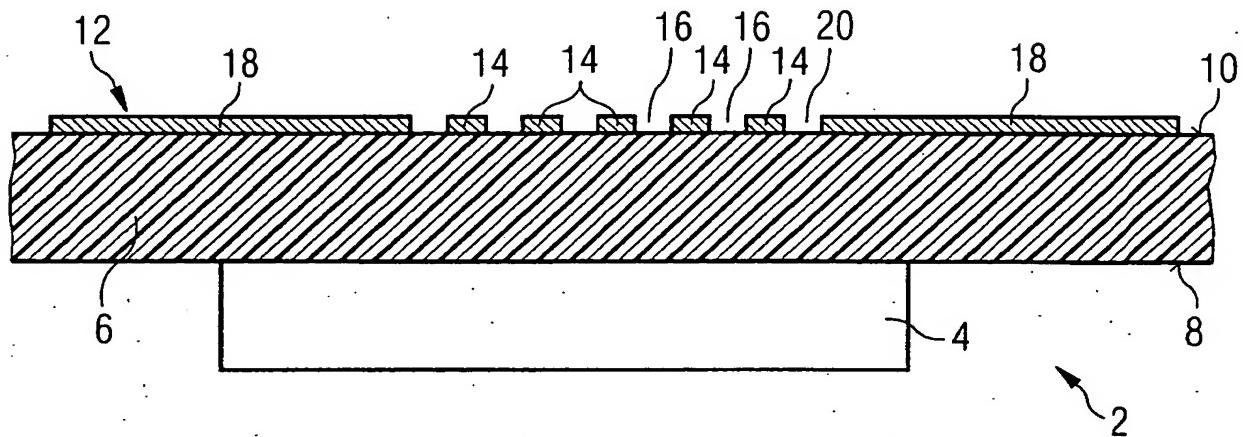


FIG 2

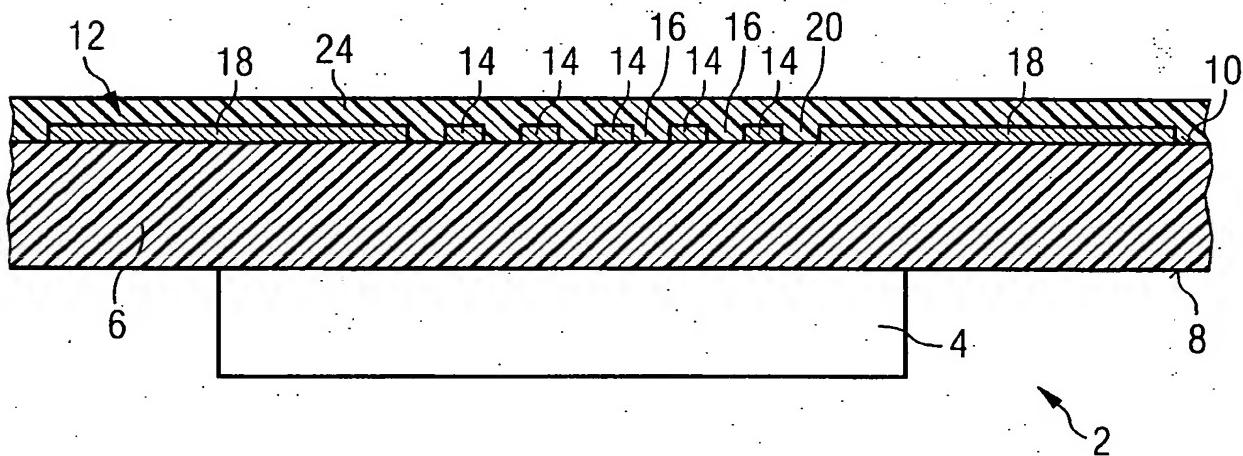


FIG 3

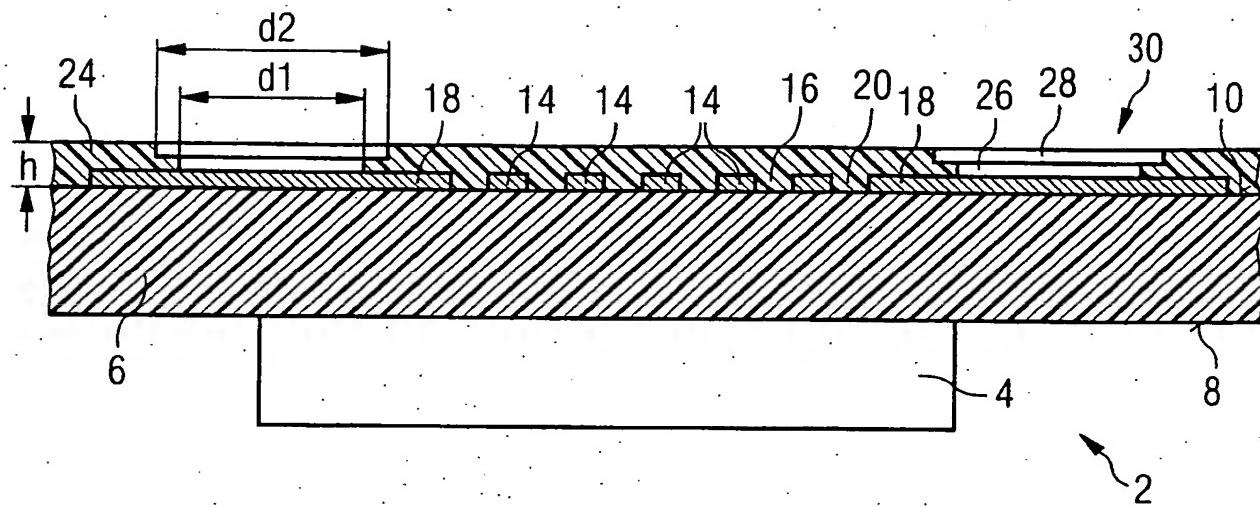


FIG 4

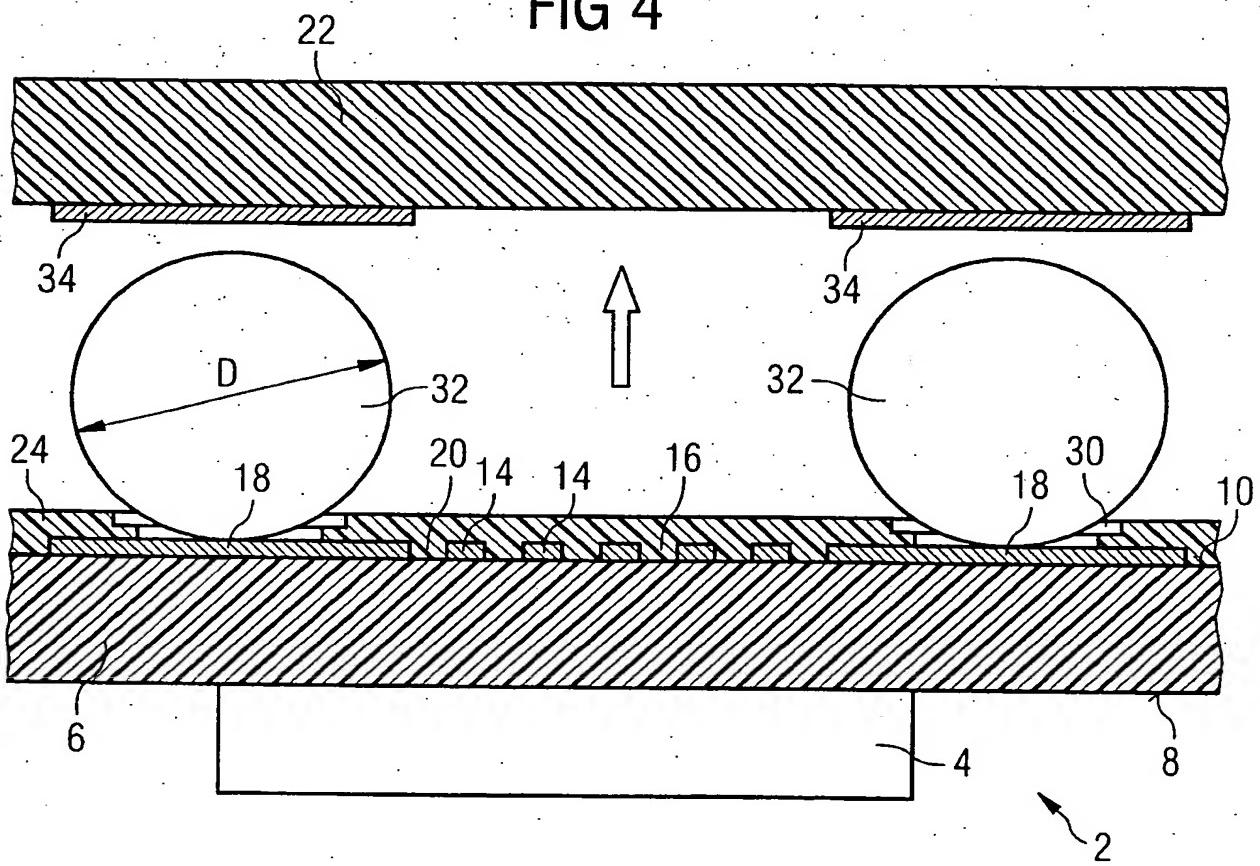


FIG 5

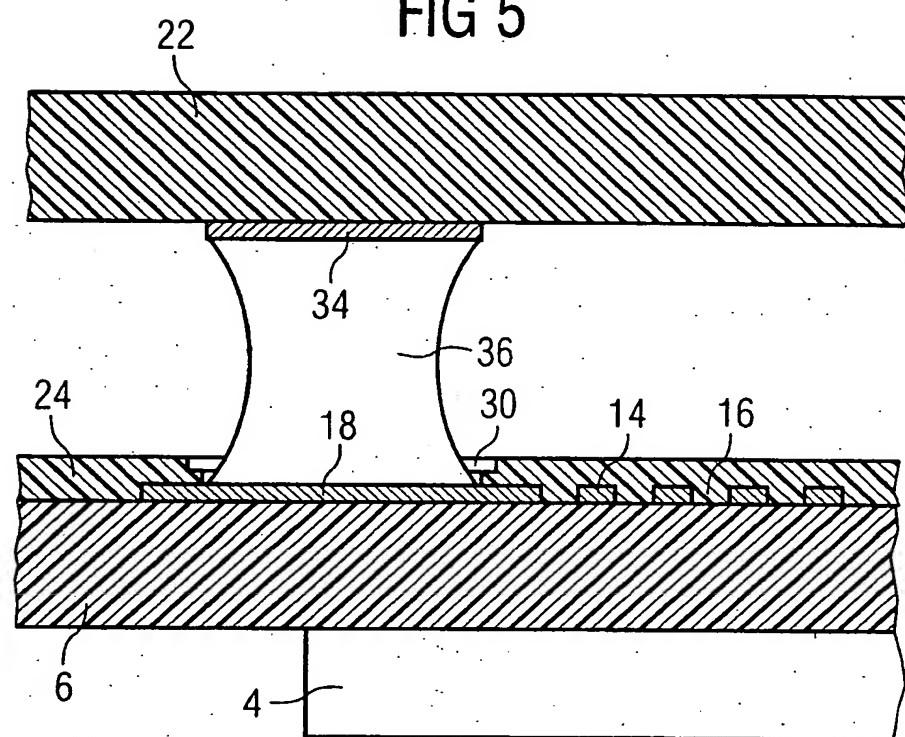


FIG 6

